1/7/1 DIALOG(R)File 347:JAPIO (c) 1998 JPO & JAPIO. All rts. reserv.

02690610

REVERSE CURRENT PREVENTING CIRCUIT FOR SERIES VOLTAGE REGULATOR

PUB. NO.: 63-307510 A]

PUBLISHED: December 15, 1988 (19881215)

INVENTOR(s): HOSHINO TAKESHI

APPLICANT(s): SEIKO INSTR & ELECTRONICS LTD [000232] (A Japanese Company or

Corporation), JP (Japan)

APPL. NO.: 62-143626 [JP 87143626] FILED: June 09, 1987 (19870609)

ABSTRACT

PURPOSE: To prevent a reverse current and to avoid the drop of the output voltage and the breakage of an output element, by setting the output element under a nonconductive state when the input voltage is reduced less than the output voltage level.

CONSTITUTION: A voltage comparator 8 performs comparison between an intermediate point (a) of a voltage dividing resistance 9 connected to an earth through the input side 1 of an output element 6 and an intermediate point (b) of a voltage dividing resistance 10 connected to the earth from the output side 2 of the element 6. In this case, the point (b) is divided at the same dividing rate as that of the point (a). The output of the comparator 8 performs control to set the element 6 under a nonconductive state in case the input voltage is reduced less than the output voltage level. Thus it is possible to prevent a reverse current and to avoid the breakage of the element 6 by setting the element 6 under a nonconductive state. Then the fluctuation of the input voltage is never transmitted to the output voltage.

19 日本国 # # 序(J P)

®特許出頭公開

母公開特許公報(A) 昭63-307510

@lat Cl.

證別記号

厅内亞理當号

母公開 昭和63年(1983)12月15日

G 05 F 1/56

3 2 0

G-8527-5H

警査請求 未請求 発明の数 1 (全3頁)

豆発閉の名称

シリーズボルテージレギユレーク逆旋防止回路

印符 99 昭62-143626

郎氏 图 昭62(1987)6月9日

むえ 明 者

東京都江東区亀戸6丁目31番1号 セイコー電子工業株式

会社内

②出 顋 人 セイコー電子工業株式

東京都江東区亀戸6丁目31番1号

会进

1. 兄弟の名称

シリーズギルテージレギュレータ連成論止回離

1. 特許請求の範囲

IDシリーズメルテージレギュレータにおいて、 **収記ンリーズボルテージレギュレータの人力電圧** が、国紀シリーズゼルテージレギュレータの出力 草圧より低下した場合に、町紀シリーズボルテー ジレギュレータの出力常子を真正達せ低にてる事 により出力側から入力側に向かって電波が逆域す る事を切止することを特徴とするシリーズボルデ ープレギュレータ連接勢止想器。

凹MOS構造のシリーズボルテージレギュレー メニおいて、出力トランジスタのゲートはほを出 力の可収と事しくするとともに、ロカトランジス ナのウェルの草位を出力と等しくても事により、 出力トランジスタを非界通状様にして足球を助止。 する事を特殊とする特殊ははの基準事にはのシリ ーポポルタープレギュレーノ連接切化也為。

3. 発気の詳細な起明

この発明は、電子団器などの電器に繋いるシリ ーズゼルテージレギュレータの逆度的止回器に従 T4.

(発明の意覧)

この見明は、シリーズゼルテージンギュレータ の連成防止国際において、出力電子を非認道仕名 にする事により、シリーズボルテージレギュレー プの出力から人力への記載を助止するようにした ものてるる.

【延長の狂雀】

延島、集を図に示すように、出力電圧を抵抗す で分丘し、電圧比較器とで基準電圧(と比較して 出力電子をを製造する。シリーズボルテージシギ ュレータが知られていた。

(発明が解決しようとする問題点)

しかし、従来のフリーズゼルテープレギュンー タは、何からロ原洞により入力単正が出力を正よ りは下するに出力を子らを通って言れが連ばし、

待地即63-307510 (2)

当力電圧の低下や、当力電子 5 の電電が生じるなどの欠点があった。

さこで、この発明は、従来のこのような欠点を 解決するため、人力電圧が出力電圧より低下した 場合に出力電子6を募る追求器にする際により返 成を例止して、出力電圧の低下や出力電子6の鍵 環を例止する事を目的としている。

【韓国点を解決するための手段】

上記問題点を解決するためにこの発明は、第1回のように出力電子の入力機とアース側、出力機とアース側の間に分圧医院を挿入し、電圧比較器により間一分割比の点。。 8の電位の比較を行い 建立の可能性がある場合には、出力電子を再基連 は底にして出力から入力への連接を禁止するよう にした。

(炸用)

上記のように構成されたシリーズギルテージレギュレータにおいて、人力電圧が出力電圧よりも 低下すると、点:の電位も点:の電位より低くなり、電圧比較器の出力が反転する。この出力を用

6のである。第3回は正常圧レギュレータで、出力トランジスタがP型の場合である。人力1の可以が出力2の確反より高い場合には、電圧比較基の出力は、ソースレベルとなっている。インパータ:11の出力は、人力1と同じ電位で、72、14、P3、15は、非基連状態になっている。インパータ12の出力は、アースレベルとなっており71、13がほぼして、ウェルの電位は、人力と等しくなっている。

入力1の電位が、出力2の電位より延くなった場合には、F2、14とF3、15が高速し、ウェルの電位を入力1から出力2へ切りかえるとともに、出力トランジスタのゲート電圧を出力2の電位と等しくする平により、非高速状態にしばほぞ助止する。

(兒明の20月)

この発明は、以上は明したように、出力を子を 非再連状態にする事により達成を助止し、出力を 子の破壊を助止し、出力で作に入力を正の変似が ほわらないようにする場に効果がある。 いて出力量子を基準通过離にする。これにより出 力から入力への遅度が妨止される。

[英雄奏]

型でに、この発明の実施例を密度に基づいて良 男する。第1回において出力2からアースに持续 される分圧域に7の中間点Cの可位は、出力2が 程定された可位になった時、基準可圧4と等しく なるように設計されており、可圧比較高5により 基準可圧4と比較される。可圧比較高5により 出力可圧が設定値と等しくなるように、出力3字 6 そ期間している。出力3字子6の人力側からアースに接続される分圧域以9の中間点 a と、出力 2 からアースに接続される分圧域以10において、分 圧滅次9の中間点 a と側に分裂とによって比較される中 四点5の可位は可圧比較過ぎによって比較されて いる。可圧比較高5の出力に、入力可圧が出力可 により6条下した場合に、出力3字6を非準通ば 重にするように制御している。

男 1 国は、出力電子 6 がM O 5 税達のトランジスタである場合に非認識は難にする国際を示した

4. 国家の無単な単名

第1回は、この発明にかかる逆反防止回島はソリーズギルテージレギュレータの個品団、第2回は、近来のシリーズボルテージレギュレータの回路団、第3回は、出力電子がMOS積金の場合の逆域的止回島の回路団である。

6 - - - - - 出力至子

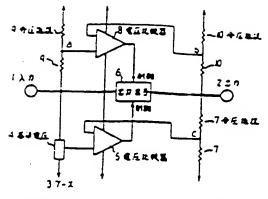
1・・・・・ 単氏におり

9.10 · · 分丘性抗

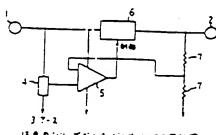
21 E

出籍人 セイコー電子工具は代会社

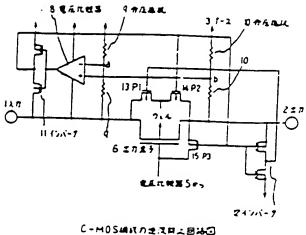
背周昭63-307510(3)



えば打上日格付シワーズボルデージレイ。L・ナルロ場回 第 1 回



ほえカンソーズボルナージ(イュレーナカヨ<u>は</u>3) 第 2 ②



C-MOSMIKのま式算法回路回 帯 3 回